



智能数字信号处理器及其解决方案提供商

BY320RV0025 排故手册

版本 V1.0

青岛本原微电子有限公司

Copyright © 2026 Qingdao Benyuan Microelectronics Co., Ltd.

目 录

1 概述	3
1.1 故障排除清单	3
1.1.1 排查前准备项	3
1.1.2 最小系统隔离排查	3
1.1.3 电源系统排查	3
1.1.4 复位电路排查	4
1.1.5 时钟晶振排查	4
1.1.6 BOOT 启动排查	4
1.1.7 JTAG/CCS 连接故障	5
1.1.8 Flash 烧录以及运行故障	5
1.1.9 内核以及软件跑飞/非法中断排查	5
1.1.10 外设通用排查	5
1.1.11 高级调试定位工具核对	6
1.1.12 故障修复验证闭环	6
1.2 常见问题解决办法	7
1.2.1 开发环境安装	7
1.2.2 工程迁移	7
1.2.3 芯片丝印焊接	8
1.2.4 仿真器使用	8
1.2.5 注意事项	9
1.2.6 封装	9
1.2.7 功耗	10
1.2.8 工程优化	12
1.2.9 内存资源分配	12
1.2.10 bin 文件生成	13
1.3 联系中科本原技术支持之前	13
1.4 联系中科本原技术支持	13
1.5 获取信息、帮助和服务	13
2 修订历史记录	14

1 概述

本文介绍可能发生的潜在问题，并非所有问题都会出现在BY320RVxxx系列处理器中。请参阅对应的章节，了解特定于发生的问题的故障排除步骤。

1.1 故障排除清单

1.1.1 排查前准备项

- 静电防护：防静电手环、接地烙铁、防静电垫
- 放电操作：整机\整板断电，VDD/VDDA/VDDIO/ 母线电容静置放电 $\geq 3\text{min}$
- 工具准备：万用表、示波器、CodeCanvas、JLINK V9.5高配企业版仿真器、对应芯片 数据手册/硬件手册/勘误手册
- 故障信息登记：芯片型号 / 丝印 Rev、故障现象、触发条件、是否反接 / 静电 / PCB版本号

1.1.2 最小系统隔离排查

断开所有外设：CAN、SCI、ADC、ePWM、光耦、外部 FPGA / 存储器 仅保留：VDD+VDDIO+VDDA 电源、XRS 复位、晶振、JTAG、BOOT 引脚。

☑ 最小系统 CodeCanvas 可正常连接 → 故障在外设硬件 / 外设初始化代码

☑ 最小系统仍故障 → 电源 / 复位 / 晶振 / JTAG / 芯片加密 / 芯片损坏

1.1.3 电源系统排查

静态电压测量（上电空载 + 带载双测）

- VDD (1.2V)：1.14~1.32V，无偏低 / 偏高
- VDDIO 3.3V：3.14~3.46V，满载无明显跌落
- VDDA 模拟电源无压降，无数字噪声串入
- VREFHI 基准稳定参考ADC电气数据和时序，无 0V / 跳变
- 数字地、模拟地单点共地，无断路 / 虚焊过孔

短路检测（断电二极管档正反测量）

- VDD 对地无近似 0Ω 短路
- VDDIO 对地无近似 0Ω 短路
- VDDA、VREFHI 无对地短路
- 隔离 0Ω / 磁珠，区分前端

LDO 短路 or 芯片内部击穿

- 上电时序 & 纹波（示波器）
- 上电顺序：暂无
- 所有电源轨纹波峰峰值 $<50\text{mV}$
- 满载无瞬时电压跌落，无 BOR 欠压触发

电源配套器件

- 各电源引脚就近 $0.1\ \mu\text{F}$ 去耦电容无漏焊
- 电源入口大容量储能 MLCC 电容完整
- 电源使能引脚电平正确，无悬空
- 磁珠、限流电阻无开路 / 阻值漂移

1.1.4 复位电路排查

硬件波形检测

- XRS 低电平有效，上电维持低电平 $\geq 20\mu\text{s}$ 再释放
- XRS 波形无毛刺、无周期性抖动、无外部干扰下拉
- RC 复位电阻 10k ，电容 $\geq 0.1\ \mu\text{F}$ ；Flash 故障更换 $1\ \mu\text{F}$ 加长复位
- 无电源监控芯片持续拉低 XRS
- POR 上电复位：核查上电时序、复位 RC、电源冲击
- BOR 欠压复位：电源压降、纹波超标
- WDRST 看门狗复位：程序阻塞、中断耗时过长
- XRS 外部复位：浮空 GPIO、外部排线干扰
- DCSM 安全模块复位：Flash 加密锁死

1.1.5 时钟晶振排查

- 外部无源晶振匹配电容严格按（ $12\sim 22\text{pF}$ ）无错配
- 示波器观测晶振波形峰峰值 $\geq 1\text{Vpp}$ ，无畸变
- 晶振走线短于 5mm ，无过长寄生电容
- 高温故障：更换低 ESR 工业晶振复测
- 软件切换内部 INTOSC 可启动 → 外部晶振电路故障
- XCLKOUT 配置后有稳定时钟输出

1.1.6 BOOT启动排查

- BOOT 引脚无悬空，硬件固定高低电平
- 调试模式：Wait Boot（等待 JTAG 连接）
- 量产模式：Flash 启动模式
- 更换 BOOT 电平后故障现象变化，确认启动模式问题

1.1.7 JTAG/CCS连接故障

- JTAG 数据线串联 22 Ω 匹配电阻，走线<50mm
- JTAG 排线无破损、无虚焊
- 最小系统可连接，排除外设干扰拉低 JTAG 链路

1.1.8 Flash烧录以及运行故障

- 目标配置文件芯片型号、仿真器型号匹配
- JTAG 时钟降至 500kHz~1MHz，降低通信噪声
- Tools 更新仿真器固件，设备管理器无驱动感叹号
- 更换 USB 口、仿真器、USB 线分层验证
- 工程 Clean+Rebuild，无编译缓存异常
- 编译器版本配套兼容
- 加密锁死处理
- 擦除后 BOOT 设 Wait Boot 重新连接

1.1.9 内核以及软件跑飞/非法中断排查

- 工程定义_FLASH宏，Flash 初始化分支完整
- .ld链接脚本入口 c_int00 映射 Flash 起始地址
- Flash 分区无重叠，FlashAPI 独立扇区
- 烧录配置勾选 Erase+Program+Verify 校验
- 开启 Flash 等待周期配置

硬件配套

- 上电时序 如有
- XRS 复位电容加大，延长上电复位时长
- 使用 XINTF 外设：上电添加看门狗二次复位修复硅勘误 bug
- VREFHI 初始化增加延时，基准稳定后再操作 ADC

1.1.10 外设通用排查

- 所有外设访问前开启对应 PCLKCR 外设时钟
- 堆栈 STACK 分配充足, .map 文件无栈溢出
- 无超大局部数组、无过长中断阻塞
- 中断服务函数及时清除中断标志
- 无数组越界、指针非法访问
- 调试关闭高等级代码优化
- GPIO 配置模拟输入, 未保持数字输出
- 关闭全部闲置 ADC 通道, 消除串扰
- VREFHI 稳定 2.5V, 外围 RC 滤波完整
- 调用 Device_cal () 工厂校准函数
- ePWM 硬件 SOC 触发, 不使用软件定时器采样
- 输入增加 RC 低通 + TVS 静电防护
- PCB 地址数据线等长误差 $\leq 140\text{mil}$
- 总线串联缓冲电阻, 减少信号反射

1.1.10.1 ePWM

- 外设时钟已使能, GPIO 复用 ePWM 功能
- 时基 PRD、比较 CMP 无溢出, 死区配置合理
- 双路同步移相: 两路 PRD 数值差值设 1, 避免脉冲丢失
- 无外部功率器件短路拉低 IO 引脚

1.1.10.2 CAN/SCI

- CAN 总线两端 120Ω 终端电阻, CANH/CANL 无反接
- 通讯引脚增加上下拉, 无浮空
- 波特率分频匹配系统 SYSCLK
- 收发中断标志及时清零

1.1.11 高级调试定位工具核对

- 寄存器窗口: 实时查看寄存器位数值。
- Memory Browser: 监控 Flash/ 堆栈内存篡改
- ERAD 硬件诊断: 统计中断执行时长、捕获堆栈溢出
- Exception Analysis: 解析非法中断异常类型

1.1.12 故障修复验证闭环

- Clean+Rebuild, RAM 下载全功能无异常
- Flash 烧录校验无报错, 断电重启自启动正常
- 连续上电 50 次, 无启动失败、无随机复位
- 满载额定负载连续运行 2h, 无自动断开、无非法中断
- -40℃~85℃ 高低温循环测试, 故障不复现
- 读取 RESC、WDCR、NMISHDFLG 无异常标记
- 断开外设最小系统复测, 确认故障根源已消除

1.2 常见问题解决办法

1.2.1 开发环境安装

注意：安装前先关闭杀毒软件和 360、电脑管家等安全防护软件，否则点击安装程序会出现警告，强行安装会出现文件丢失。

CodeCanvas 安装过程中如弹出如下提示，点击是即可。详见《驱动安装说明.pdf》



驱动安装说明.pdf

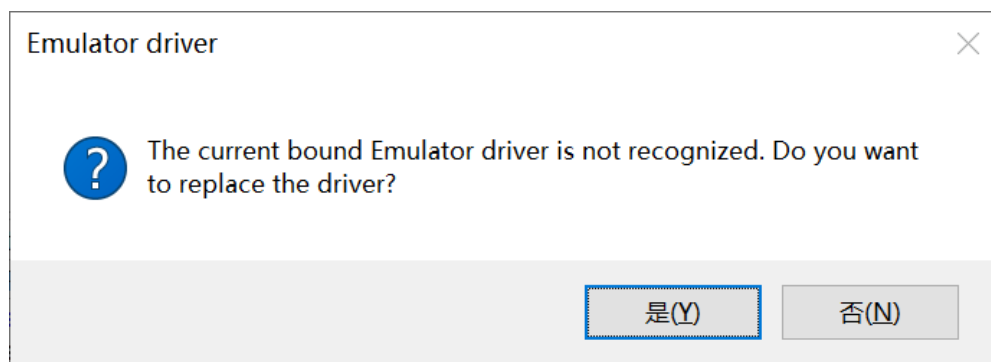


图1-1 仿真器驱动安装提示



CodeCanvas使用
手册.pdf

具体集成开发环境使用情况详见《CodeCanvas使用手册.pdf》

1.2.2 工程迁移

独立的FDM_BYSDK 软件开发套件, 可以直接导入第三方TI TMS320F280025工程, 此方式需要填写路径<FDM_BYSDK根目录>\FDM_BYSDK\BY320RV0025\, 如下图

1_2所示。

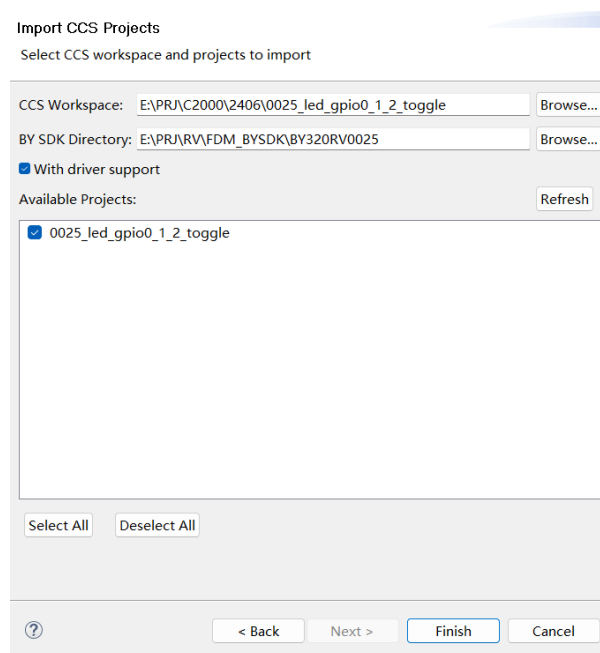


图1-2 导入第三方工程

导入工程后，默认第三方工程下自带的driverlib 目录需要删除掉。

1.2.3 芯片丝印焊接

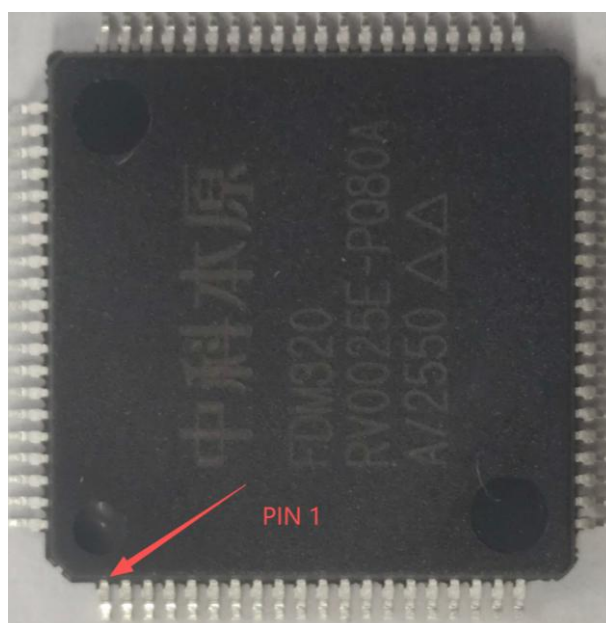


图1-3 芯片1号脚对应情况

注意芯片1号脚位置，1号脚位于左下角时，芯片表面丝印情况，注意不要焊接错误。

1.2.4 仿真器使用

目前仿真器版本JLINK V9.5高配企业版，接口针脚为20PIN，客户注意JTAG连接方式。如下图1-4所示。

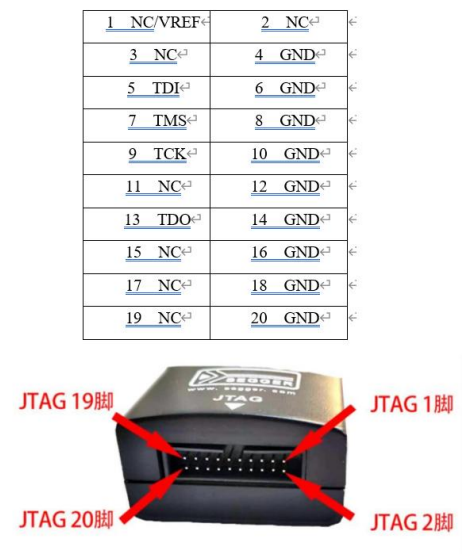


图1-4 JLINK V9.5 管脚对应情况

1.2.5 注意事项

详见迁移指南。

1.2.6 封装

其中PIN 4 PIN35 PIN36 除了GPIO功能外还可以复用为ADCA ADCC的采样通道，如下图1-5 至 1-7所示。

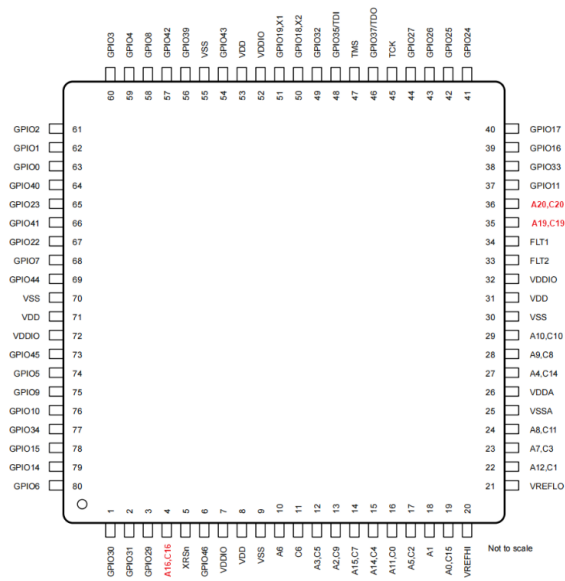


图 1-5 BY320RV0025 QFP80 管脚位号

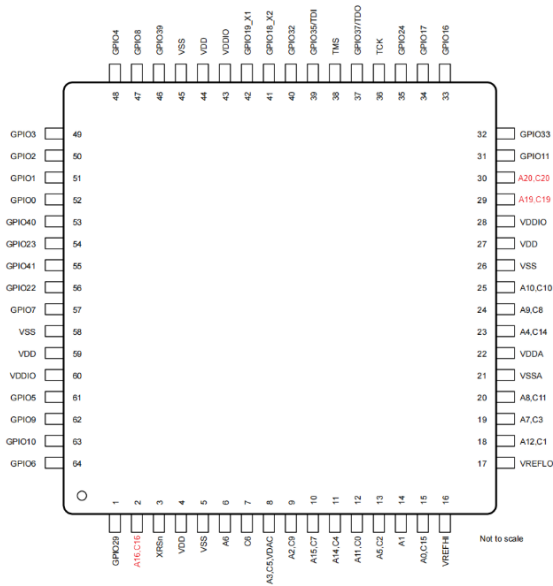


图 1-6 BY320RV0025 QFP64 管脚位号

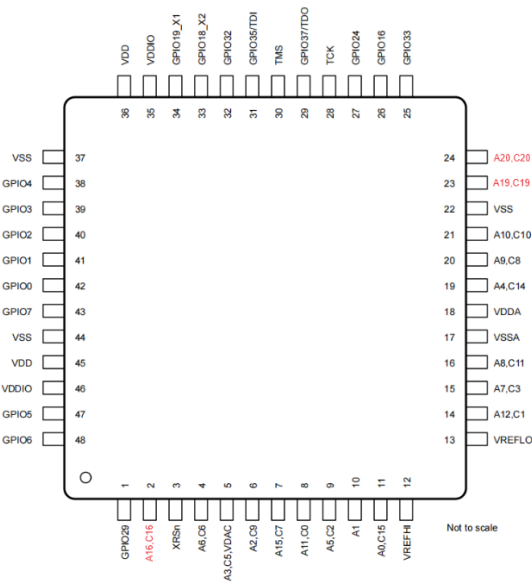


图 1-7 BY320RV0025 QFP48 管脚位号

1.2.7功耗

BY320RV0025 功耗情况如下表1-1所示。

表1-1 功耗说明

参数	测试条件	最小值	典型值	最大值	单位
工作模式					

I_{DDIO}	运行期间的 VDDIO 电 流消耗	这是典型重负 载应用中电流 的估算值。实 际电流会因系 统活动、I/O 电气负载和开 关频率而异。		104.4		mA
I_{DDA}	运行期间的 VDDA 电 流消耗			0.1		mA
空闲模式						
I_{DDIO}	器件处于空闲模式时的 VDDIO 电流消 耗	- CPU 处于空 闲模式 - 闪存断电		99.4		mA
I_{DDA}	器件处于空闲模式时的 VDDA 电流消 耗	- XCLKOUT 关闭 - 为 IO 引脚 启用上拉		0.1		mA
待机模式						
I_{DDIO}	器件处于待机模式时的 VDDIO 电流消 耗	- CPU 处于空 闲模式 - 闪存断电		16.9		mA
I_{DDA}	器件处于待机模式时的 VDDA 电流消 耗	- XCLKOUT 关闭 - 为 IO 引脚 启用上拉		0.1		mA
停机模式						
I_{DDIO}	器件处于停机模式时的 VDDIO 电流消 耗	- CPU 处于空 闲模式 - 闪存断电		5.9		mA
I_{DDA}	器件处于停机模式时的 VDDA 电流消 耗	- XCLKOUT 关闭 - 为 IO 引脚 启用上拉		0.1		mA
闪存擦除/编程						
I_{DDIO}	擦除/编程周期期间的 VDDIO 电流消耗	- CPU 正在从 RAM 运行。		75.4		mA

I_{DDA}	擦除/编程周期期间的 VDDA 电流消耗	- 100MHz 时的 SYSCLK。 - I/O 是启用 上拉时的输入。 - 外围设备时 钟关闭。		0.1		mA
复位模式						
I_{DDIO}	复位处于活动状态时的 VDDIO 电流消耗			16.3		mA
I_{DDA}	复位处于活动状态时的 VDDA 电流消耗			0.1		mA

电源芯片选型过程中需要注意功耗，保持裕量。

1.2.8 工程优化

编译器优化等级可以配置，右键工程属性进入配置界面，如图1-8所示。

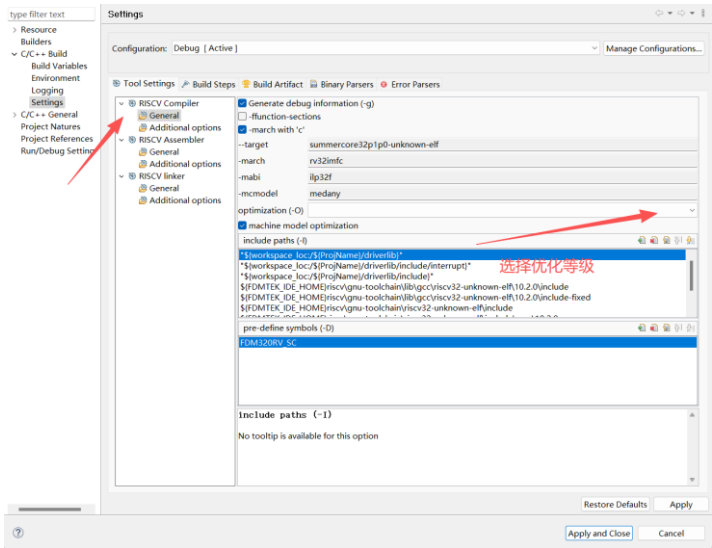


图1-8 优化等级选项

1.2.9 内存资源分配

工程编译后,会在Debug 目录下生成xxx.map 链接映射文件,记录程序内存布局:代码段、数据段、符号地址、占用大小,用来分析 Flash/RAM 占用、定位内存溢出、排查死机、栈溢出。

1.2.10 bin文件生成

待完善

1.3 联系中科本原技术支持之前

在联系 中科本原 技术支持之前,请按照以下说明尝试解决问题:

使用本手册中的故障排除信息。

按照“故障排除清单”中的说明进行操作。

在 中科本原官网 服务支持上查看更新的信息、新设备驱动程序以及提示和技巧。

1.4 联系中科本原技术支持

在保修期内,您可以通过 技术支持获得帮助和信息。经过培训的服务人员可帮助您确定问题并确定解决问题所需的操作。

1.5 获取信息、帮助和服务

中科本原 发布了多种支持文档。

在知识库中,您可以找到有用的帮助和常见问题文章。

您还可以找到用户指南、解决方案指南、手册和白皮书。经验丰富的用户和管理员可在开发人员指南中找到答案和指导。

您是否遇到了问题,并且无法在我们的官方文档中找到解决方案?可在 开发者论坛、知乎中搜索用户和支持人员提供的答案,或者通过 电子邮件或电话联系 技术支持。

2 修订历史记录

版本号	时间	内容
V1.0	2026-08-05	首次发布